

(11)Publication number : 09-055715
(43)Date of publication of application : 25.02.1997

H04J 13/04
H04B 7/005
H04L 7/00

(72)Inventor : SAITO SHIGETOSHI
YOSHIDA HIRONORI

Figure 1 is a block diagram of the ROM address generation circuit. It includes a 64-bit shift register (64), a 61-bit counter (61), a 62-bit counter (62), and a 61-bit ROM (61). The shift register (64) receives a 'P/N チェック' signal and outputs a 'ROM アドレス' signal. The counter (61) receives a 'ROM アドレス' signal and outputs a 'ROM アドレス' signal. The counter (62) receives a 'ROM アドレス' signal and outputs a 'ROM アドレス' signal. The ROM (61) receives a 'ROM アドレス' signal and outputs a 'ROM アドレス' signal.

Copyright (C); 1998,2000 Japanese Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平9-55715

(43) 公開日 平成9年(1997)2月25日

(51) Int.Cl. ⁸	識別記号	庁内整理番号	F I	技術表示箇所
H 0 4 J 13/04			H 0 4 J 13/00	G
H 0 4 B 7/005			H 0 4 B 7/005	
H 0 4 L 7/00			H 0 4 L 7/00	C

審査請求 未請求 請求項の数 8 O L (全 12 頁)

(21) 出願番号 特願平7-205687

(22) 出願日 平成7年(1995)8月11日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 斉藤 成利

東京都日野市旭が丘3丁目1番地の1 株
式会社東芝日野工場内

(72) 発明者 吉田 博則

東京都日野市旭が丘3丁目1番地の1 株
式会社東芝日野工場内

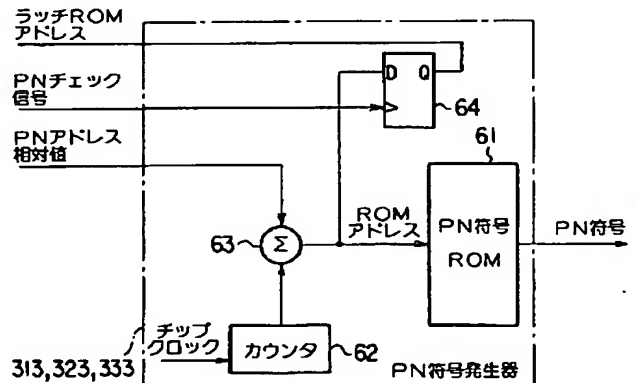
(74) 代理人 弁理士 鈴江 武彦

(54) 【発明の名称】 スペクトル拡散無線通信装置

(57) 【要約】

【課題】 複数の復調器に対しそれぞれ追従させるべきパスの指示を適確かつ簡単に与えることを可能とする。

【解決手段】 各パスに追従する複数のデジタルデータ復調器31, 32, 33を相互に独立して動作させるとともに、これらのデジタルデータ復調器31, 32, 33にそれぞれPN符号を記憶したROM61を有するPN符号発生器313, 323, 333を設ける。そして制御部5において、アドレスラッチ回路64でラッチされたROMアドレスを監視してPNアドレス相対値を発生し、アドレス加算器63でアドレスカウンタ62から発生された基本アドレスに上記PNアドレス相対値を加算して、この加算アドレスを上記PN符号ROM61に供給してPN符号を発生させるようにしたものである。



【特許請求の範囲】

【請求項1】 伝送路を介して到来したマルチパス無線信号波をパスごとに各々独立して追従し復調するための複数のデジタルデータ復調手段と、

これらのデジタルデータ復調手段における無線信号波の復調に必要な拡散符号系列の内容を予め記憶した拡散符号記憶手段と、

前記複数のデジタルデータ復調手段の各々に対応して設けられ、独自クロックに同期して読出アドレスを発生し、この読出アドレスを前記拡散符号記憶手段に供給することで拡散符号系列の内容を選択的に読み出して対応する前記デジタルデータ復調手段に与えるための複数の読出アドレス発生手段と、

前記拡散符号記憶手段から前記複数のデジタルデータ復調手段に与えられる各拡散符号系列の内容を監視し、その監視結果を基に前記複数の読出アドレス発生手段が発生する読出アドレスを可変制御するアドレス制御手段とを具備したことを特徴とするスペクトル拡散無線通信装置。

【請求項2】 アドレス制御手段は、前記複数の読出アドレス発生手段が発生した読出アドレスを任意のタイミングでそれぞれ読み込み、この読み込んだ各読出アドレスと、追従させるべきパスに対応する読出アドレスとの差に相当する読出アドレス相対値を対応する読出アドレス発生手段に与える手段を有し、かつ各読出アドレス発生手段は、基本アドレスを発生する基本アドレス発生手段と、この基本アドレス発生手段から発生された基本アドレスと前記アドレス制御手段から与えられた読出アドレス相対値とを演算してこの演算により得られた読出アドレスを前記拡散符号記憶手段に与えるアドレス演算手段とを備えたことを特徴とする請求項1記載のスペクトル拡散無線通信装置。

【請求項3】 アドレス制御手段は、送信側から到来するパイロット信号の受信結果を基に、追従させるべき各パスに対応する読出アドレスを判定することを特徴とする請求項2記載のスペクトル拡散無線通信装置。

【請求項4】 拡散符号記憶手段は、前記複数の読出アドレス発生手段に対し個別に設けられ、各読出アドレス発生手段はそれぞれ対応する拡散符号記憶手段に対し読出アドレスを与えることを特徴とする請求項1記載のスペクトル拡散無線通信装置。

【請求項5】 拡散符号記憶手段は、前記複数の読出アドレス発生手段に対し共通に設けられ、各読出アドレス発生手段は前記共通の拡散符号記憶手段に対し時分割で読出アドレスを与えることを特徴とする請求項1記載のスペクトル拡散無線通信装置。

【請求項6】 複数のデジタルデータ復調手段の少なくとも一つは、受信信号からデータを復調するためのデータ復調手段と、

受信信号と前記拡散符号記憶手段から読み出された拡散符号との相関出力レベルを所定シンボル数ごとに検出し、この相関出力レベルが検出されるごとに前記拡散符号記憶手段から発生される拡散符号のチップ位相を所定量ずつシフトさせるべく前記読出アドレス発生手段に対し読出アドレスの可変指示を与える動作を繰り返すことで、前記相関出力レベルが所定レベル以上となる拡散符号のチップ位相を検出するための初期捕捉手段と、この初期捕捉手段において所定レベル以上となる拡散符号のチップ位相が検出されたことに応じてクロック追尾動作を開始し、前記受信信号と前記拡散符号記憶手段から読み出された拡散符号との相関出力レベルを最大とするべく前記読出アドレス発生手段が使用するクロックの周波数および位相の少なくとも一方を可変制御するためのクロック追尾手段とを備えたことを特徴とする請求項1記載のスペクトル拡散無線通信装置。

【請求項7】 前記拡散符号記憶手段の記憶領域を複数の分割して、これらの分割記憶領域をそれぞれ対応する読出アドレス発生手段がアクセスするように構成し、前記複数のデジタルデータ復調手段は、それぞれ自己に対応する前記読出アドレス発生手段のアドレス指定により前記拡散符号記憶手段の分割領域から読み出された拡散符号を用いて前記初期捕捉動作およびクロック追尾動作を、互いに並行して行なうことを特徴とする請求項6記載のスペクトル拡散無線通信装置。

【請求項8】 伝送路を介して送信側から到来したパイロット信号を復調してその受信レベルを検出するパイロット信号復調手段と、

このパイロット信号復調手段におけるパイロット信号の復調に必要な拡散符号系列の内容を予め記憶した拡散符号記憶手段と、

読出アドレスを発生して拡散符号記憶手段に供給することで拡散符号系列の内容を選択的に読み出して前記パイロット信号復調手段に与えるための読出アドレス発生手段と、

前記パイロット信号復調手段により検出される受信レベルを監視しながら、前記読出アドレス発生手段が発生する読出アドレスの値をステップ的に可変制御するためのサーチ制御手段とを具備したことを特徴とするスペクトル拡散無線通信装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、例えば自動車・携帯電話システムやコードレス電話システム、無線LANシステム等の無線通信システムで使用される無線通信装置に係わり、特にスペクトラム拡散通信方式を使用して符号分割多元接続（CDMA：Code Division Multiple Access）通信を可能としたシステムで使用される装置に関する。

【0002】

【従来の技術】近年、移动通信システムに適用する通信方式の一つとして、干渉や妨害に強いスペクトラム拡散通信方式が注目されている。スペクトラム拡散通信方式を使用した無線通信システムは、例えば送信側の装置において、デジタル化された音声データや画像データに対しPSKまたはFSK変調方式等のデジタル変調方式により変調を行なったのち、この変調された送信データを疑似雑音符号(PNコード;pseudorandom noise code)などの拡散符号を用いて広帯域のベースバンド信号に変換し、しかるのち無線周波数の信号に変換して送信する。一方、受信側の装置においては、受信された無線周波信号に対し、送信側の装置で使した拡散符号と同じ符号を用いて逆拡散を行ない、しかるのちPSKまたはFSK復調方式などのデジタル復調方式によりデジタル復調を行なって受信データを再生するように構成されている。

【0003】ところで、この種のシステムでは、マルチパス対策の一つとしてRAKE受信方式が採用されている。すなわち、無線通信システムでは、送信側の装置から送信された無線波が、受信側の装置に直接届く場合もあればビルや山で反射して届く場合もある。このように1つの無線波が複数のパスを経て受信側装置に到達すると、受信側装置のアンテナ端では上記複数のパスを経由した無線波がベクトル合成されて受信レベルの低下が生じる。この現象をマルチパスと呼んでいる。マルチパスが発生すると、例えば無線チャネルの帯域幅が30kHz程度の狭いシステムでは場合により無線信号が受信装置で全く受信できなくなるが、スペクトル拡散通信システムでは無線チャネルの帯域幅が広いので無線信号の一部が欠損しながらも必ず受信される。

【0004】そこで、スペクトル拡散通信装置では、一つのアンテナで受信されたマルチパス受信波信号を1拡散符号長(1チップ)単位で分離して複数の独立した復調器に入力し、これらの復調器においてそれぞれパスに対応する拡散符号で逆拡散を行なって受信信号を復調し、この復調された複数のパスの受信信号をシンボル合成して受信データを再生する受信方式が採用されている。この受信方式を、受信信号を熊手のように集めて合成することからRAKE(熊手)受信方式と呼んでいる。RAKE受信方式を用いると時間ダイバーシチが行なわれることになり、マルチパスが発生している場合の受信品質を大幅に高めることが可能となる。

【0005】

【発明が解決しようとする課題】しかしながら、従来のRAKE受信方式では、各パスごとに設けられた復調器に対しそれぞれ追従させるべきパスに対応するチップ位相の拡散符号を与えるために、例えば共通の拡散符号発生器から発生された拡散符号を遅延回路により必要なチップ数だけ遅延して与えるようにしている。すなわち、遅延回路の遅延量を可変設定することにより拡散符号の

チップ位相を最適値に設定するようにしている。このため、チップ位相を正確に設定することが難しく、また遅延回路は一般にシフトレジスタにより構成されるため遅延量の最大値がシフトレジスタの段数により規制され、さらに遅延量または移相量の最大値を大きくしようとすると回路構成の大形化を招くという問題を生じていた。

【0006】この発明は上記事情に着目してなされたもので、その目的とするところは、複数のデジタルデータ復調器に対しそれぞれ追従させるべきパスの指示を正確かつ簡単に与えることができるようにし、これにより簡単な構成でありながら高いRAKE受信効果を得ることができるスペクトル拡散無線通信装置を提供することである。

【0007】

【課題を解決するための手段】上記目的を達成するためにこの発明のスペクトル拡散無線通信装置は、伝送路を介して到来したマルチパス無線信号波をパスごとに各々独立して追従し復調する複数のデジタルデータ復調手段を設けるとともに、拡散符号系列の内容を予め記憶した拡散符号記憶手段を設け、かつ上記複数のデジタルデータ復調手段に各々対応して読出アドレス発生手段を設けている。そして、これらの読出アドレス発生手段からそれぞれ読出アドレスを発生して拡散符号記憶手段に供給することにより、拡散符号記憶手段から拡散符号を読み出して各デジタルデータ復調手段に与えるようにし、かつアドレス制御手段により、上記拡散符号記憶手段から上記複数のデジタルデータ復調手段に与えられる各拡散符号系列の内容を監視し、その監視結果を基に上記複数の読出アドレス発生手段が発生する読出アドレスの値を可変制御するようにしたものである。

【0008】すなわち、拡散符号系列はアドレス指定により拡散符号記憶手段から順次読み出されて各デジタルデータ復調手段にそれぞれ与えられることになる。したがって、拡散符号記憶手段に対する読出アドレスを適宜指定するだけで各デジタルデータ復調手段に対しそれぞれ異なる最適なチップ位相で拡散符号を与えることが可能となり、これにより各デジタルデータ復調手段に与える拡散符号のチップ位相を極めて簡単にしかも正確に設定することができる。

【0009】

【発明の実施の形態】

(第1の実施の形態)図1は、この発明の第1の実施の形態に係わるスペクトル拡散無線通信装置の受信系の要部構成を示す回路ブロック図である。

【0010】基地局から無線伝送路を介して到来したマルチパス無線信号波は、図示しないアンテナで受信されたのちアナログ受信機で無線周波数からベースバンド周波数にダウンコンバートされる。そして、この受信ベースバンド信号(マルチパス受信信号)は、アナログ/デジタル変換器(A/D)1において所定のサンプリン

グ周期でデジタル化されたのち、サーチ受信機2および3個のデジタルデータ復調器31, 32, 33にそれぞれ入力される。なお、デジタルデータ復調器を3個設けた理由は、マルチパス受信信号を時間ダイバシティを使用して高S/Nで受信するためと、通信中に接続先の基地局を無線チャネルを切断せずに切り替える所謂ソフトハンドオフを行なうためである。

【0011】サーチ受信機2は、基地局から送信されたパイロット信号を受信復調するもので、基本的に各デジタルデータ復調器31, 32, 33と同じ構成である。3個のデジタルデータ復調器31, 32, 33は、前記A/D変換器1のサンプリングクロックを基準クロックとして独自クロックを生成し、この独自クロックにより互いに独立して動作するもので、それぞれ初期捕捉部、クロック追尾部およびデータ復調部を備えている。このうちデータ復調部は、位相補償部311, 321, 331と、乗算器312, 322, 332と、PN符号発生器313, 323, 333と、アキュムレータ314, 324, 334とを備えている。

【0012】位相補償部311, 321, 331では、時間ダイバシティのために受信信号の位相補償が行なわれる。乗算器312, 322, 332では、上記位相補償部311, 321, 331から出力された受信信号に、PN符号発生器313, 323, 333から発生されたPN符号が乗算され、これにより上記受信信号のスペクトル逆拡散が行なわれる。アキュムレータ314, 324, 334では、上記乗算器312, 322, 332から出力された逆拡散後の受信信号の積分が行なわれ、その積分出力がシンボル合成器4にそれぞれ入力される。

【0013】シンボル合成器4は、上記各デジタルデータ復調器31, 32, 33から出力された受信信号の積分出力を合成してデータ成分を再生し、この再生データ成分を図示しないデータ判定部に供給する。データ判定部は、上記再生データ成分のレベル判定などを行なうことにより受信データを再生する。

【0014】ところで、上記PN符号発生器313, 323, 333は次のように構成される。図2はその構成を示す回路ブロック図である。すなわち、PN符号発生器313, 323, 333は、それぞれPN符号ROM61と、基本アドレスを発生するアドレスカウンタ62と、アドレス加算器63と、アドレスラッチ回路64とを備えている。

【0015】このうちまずPN符号ROM61には、基地局との間で予め定められたPN符号がチップ単位で「0」番地から順に記憶してある。PN符号の周期 2^{15} は例えば 2^{15} に設定される。図3はそのメモリ空間の構成を示したものである。

【0016】アドレスカウンタ62は、各デジタルデータ復調器31, 32, 33で個別に生成されるチップ

クロックをカウントすることにより0から $2^{15}-1$ まで変化する基本アドレスを発生する。アドレス加算器63は、上記アドレスカウンタ62から出力された基本アドレスに後述する制御部5から供給されるPNアドレス相対値を加算し、この加算後のアドレスをROMアドレスとして上記PN符号ROM61に供給する。

【0017】アドレスラッチ回路64は、制御部5からPNチェック信号が供給された時点で上記アドレス加算器63から出力されたROMアドレスをラッチするもので、このラッチしたROMアドレスを制御部5へ出力する。なお、PNチェック信号は制御部5から3つのデジタルデータ復調器31, 32, 33に対し共通に供給される。

【0018】制御部5は、例えばマイクロコンピュータを主制御部として備えたもので、RAKE受信に係わる制御機能として、マルチパスの位置を検出するパス位置検出手段と、ROMアドレス監視手段と、ROMアドレス変更制御手段とを備えている。

【0019】パス位置検出手段は、サーチ受信機2で受信されたパイロット信号からマルチパスのパス位置を検出する。ROMアドレス監視手段は、3つのデジタルデータ復調器31, 32, 33に対し任意のタイミングでPNチェック信号をそれぞれ供給し、これにより現時点のROMアドレスをラッチさせる。そして、このラッチROMアドレスを各デジタルデータ復調器31, 32, 33からそれぞれ読み込んで、現時点で各デジタルデータ復調器31, 32, 33が追従しているパスを確認する。

【0020】ROMアドレス変更制御手段は、上記パス位置検出手段によるパス位置の検出結果と、上記ROMアドレス監視手段により確認した現時点で追従しているパス位置とに基づいて、各デジタルデータ復調器31, 32, 33ごとに最適なPNアドレス相対値を算出し、これらのPNアドレス相対値を対応するデジタルデータ復調器31, 32, 33のPN符号発生器313, 323, 333に供給する。

【0021】次に以上のように構成された装置の動作を説明する。いま仮に、通信中の基地局BSと移動局MSとの間で例えば図4に示すごとくマルチパスが発生しているものとする。すなわち、移動局MSでは、第1のパスpas1を介して直接波が受信され、またビルで反射された反射波および山等で反射された反射波がそれぞれ第2および第3のパスpas2, pas3を介してそれぞれ受信されている。

【0022】そして、移動局MSの各デジタルデータ復調器31, 32, 33では、それぞれ上記各パスpas1, pas2, pas3に対応して、PN符号ROM61に対し図6に示すごとくROMアドレスAD1, AD2, AD3が供給されている。

【0023】一方、この状態でマルチパスの状態が変化

したとする。このマルチバスの状態変化はサーチ受信機2において検出される。すなわち、サーチ受信機2では、基地局BSから到来するパイロット信号が受信復調され、その復調信号は制御部5に入力される。制御部5は、上記パイロット信号の復調信号を基に、各バスpas1, pas2, pas3の相対位置を判定する。例えば、いま各バスpas1, pas2, pas3によるパイロット信号の受信タイミングが図5(a)に示す関係にあったとすれば、バスpas1に対するpas2およびpas3の位置はそれぞれPN符号の2チップおよび3チップと判定される。

【0024】またこのとき制御部5は、上記各デジタルデータ復調器31, 32, 33における現在のROMアドレスAD1, AD2, AD3を確認するために、各デジタルデータ復調器31, 32, 33に対しPNチェック信号を供給する。そうすると、各デジタルデータ復調器31, 32, 33のPN符号発生器313, 323, 333では、それぞれ図6に示すごとく上記PNチェック信号の立上がりにおいて、その時点でのROMアドレスAD1, AD2, AD3がラッチされる。図6の例ではROMアドレスAD1, AD2, AD3としてそれぞれ「501」, 「503」, 「508」がラッチされる。

【0025】制御部5は、これらのラッチROMアドレスAD1', AD2', AD3'をそれぞれ読み込み、これらのラッチROMアドレスAD1', AD2', AD3'から対応するデジタルデータ復調器31, 32, 33が現時点で追従しているバスの位置を判定する。図6の例では、デジタルデータ復調器31は先行波に追従し、デジタルデータ復調器32は先行波から(503-501=2)チップ離間したバスに追従し、さらにデジタルデータ復調器33は先行波から(508-501=7)チップ離間したバスに追従している場合を示している。

【0026】次に制御部5は、各デジタルデータ復調器31, 32, 33が現在追従しているバスの位置と、上記パイロット信号の受信結果より検出した最新のバス位置とを比較する。そして、この場合にはデジタルデータ復調器33が現在追従しているバス位置(先行波のバスから7チップ離間した位置)が、パイロット信号により検出した最新のバスpas3の位置(先行波のバスpas1から3チップ離間した位置)と異なるため、デジタルデータ復調器33が追従すべきバス位置を変更させるべくROMアドレスを制御する。

【0027】すなわち、いま仮にデジタルデータ復調器33に供給しているPNアドレス相対値が「52」だったとする。この場合、先行波から7チップ離間したバスに追従しているデジタルデータ復調器33を3チップ離間したバスに追従させ直すためには、PNアドレス相対値を

$$52 - (7 - 3) = 48$$

に変更してデジタルデータ復調器33のPN符号発生器333に供給すればよい。

【0028】このようにすると、デジタルデータ復調器33のPN符号発生器333では、アドレスカウンタ62から出力された基本アドレスにアドレス加算器63で加算されるPNアドレス相対値がそれまでの52から48に変化する。このため、デジタルデータ復調器33のPN符号ROM61から読み出されるPN符号のチップ位置は新たな値にシフトし、デジタルデータ復調器33では以後このチップ位置が変更された新たなPN符号により受信信号の逆拡散が行なわれる。

【0029】すなわち、デジタルデータ復調器33が追従するバスが瞬時に4チップ分シフトされたことになる。なお、以上の説明ではバスpas1とバスpas2, pas3との間の距離が2チップおよび3チップというようにPN符号のチップ倍になっている場合を例にとりて説明したが、バス間の距離が必ずしもPN符号のチップ倍になるとは限らない。例えば図5(b)に示すようにバスpas1とバスpas2, pas3との間の距離が1.7チップおよび3.1チップになる場合がある。

【0030】この場合には、例えば上記バス間の距離を四捨五入してPN符号のチップ倍に近似し、この近似したチップ数だけ離間するようにPNアドレス相対値を変更する。このようにすると、PN符号発生器313, 323, 333から出力されるPN符号の位相は、ROMアドレスの変更直後においてはデジタルデータ復調器31, 32, 33が追従する正確なバス位置にならない。しかし、各デジタルデータ復調器31, 32, 33にはクロック追尾部が備えられており、この既ロック追尾部の追尾動作により、受信信号とPN符号との位相は相対的に徐々に調整されて正確に一致することになる。

【0031】以上のようにこの実施の形態では、各バスに追従する複数のデジタルデータ復調器31, 32, 33を相互に独立して動作するように構成するとともに、これらのデジタルデータ復調器31, 32, 33にそれぞれPN符号発生器313, 323, 333を設け、これらのPN符号発生器313, 323, 333にそれぞれPN符号を記憶したROM61と、アドレスカウンタ62およびアドレス加算器63からなるアドレス発生部と、アドレスラッチ回路64とを設けている。そして、制御部5において、上記アドレスラッチ回路64でラッチされたROMアドレスを監視し、このROMアドレスがバスを追従させる上での最適なアドレス値となるようにPNアドレス相対値を発生して上記ROMアドレスを制御するようにしている。

【0032】したがって、各デジタルデータ復調器31, 32, 33ごとに、追従させるべきバスの位置に依

じてPN符号のチップ位相を随時正確かつ簡単に設定することが可能となり、これにより常に高品質のRAKE受信を行なうことができる。また比較的簡単な構成で如何なるバス位置にも応答性良く対応することができる。

【0033】(第2の実施の形態)この実施の形態は、1個のPN符号ROMを複数のデジタルデータ復調器に対し共通に設け、これらのデジタルデータ復調器のROMアドレス発生器により上記PN符号ROMをそれぞれアクセスしてPN符号を発生させるようにしたものである。

【0034】図7は、この実施の形態に係わるスペクトル拡散無線通信装置の受信系の要部構成を示す回路ブロック図である。なお、同図において前記図7と同一部分には同一符号を付して詳しい説明は省略する。

【0035】この実施の形態の通信装置は、1個のPN符号ROM60を有している。このPN符号ROM60には、前記図3に示したように周期が 2^{15} に設定されたPN符号が予め記憶してある。

【0036】3個のデジタルデータ復調器71, 72, 73には、それぞれROMアドレス発生器315, 325, 335が設けられている。このROMアドレス発生器315, 325, 335は、各々デジタルデータ復調器71, 72, 73内で生成されるクロックに同期して互いに独立してROMアドレスを発生するもので、発生したROMアドレスを外部アドレスバスを介して上記PN符号ROM60に供給する。このアクセスに対しPN符号ROM60から読み出されたPN符号は、外部データバスを介してデジタルデータ復調器71, 72, 73の乗算器312, 322, 332に入力される。

【0037】図8は上記ROMアドレス発生器315, 325, 335の構成を示す回路ブロック図であり、基本アドレスを発生するアドレスカウンタ62と、このアドレスカウンタ62から発生された基本アドレスに制御部5から出力されたPNアドレス相対値を加算してROMアドレスを出力するアドレス加算器63と、アドレスラッチ回路64とから構成される。すなわち、前記図2に示したPN符号発生器61からPN符号ROM311, 321, 331を除いた構成と同じ構成となっている。

【0038】このような構成であるから、各デジタルデータ復調器71, 72, 73のROMアドレス発生器315, 325, 335では、それぞれ制御部5の指示にしたがって所望のバスに追従させるためのROMアドレスが独立して発生され、これらのROMアドレスは外部アドレスバスを介してPN符号ROM60に供給される。なお、各ROMアドレス発生器315, 325, 335は独自クロックで動作しているため、ROMアドレスの発生タイミングが一致する確率は少ない。しかし、ROMアドレスの発生タイミングが一致した場合に備え

て、外部アドレスバス上またはPN符号ROM60に調停回路を備えておくことよい。

【0039】ROMアドレスが供給されるとPN符号ROM60からは、当該アドレスに対応するチップ位相でPN符号が読み出され、このPN符号は外部データバスを介して対応するデジタルデータ復調器71, 72, 73の乗算器312, 322, 332に供給される。このため、乗算器312, 322, 332では、上記受信信号の逆拡散が行なわれ、各バスの受信波の復調が行なわれる。

【0040】したがってこの実施の形態においても、前記第1の実施の形態と同様に各デジタルデータ復調器71, 72, 73ごとに、追従させるべきバスの位置に応じてPN符号のチップ位相を随時正確かつ簡単に設定することが可能となり、これにより常に高品質のRAKE受信を行なうことができる。しかも、この実施の形態によれば、PN符号ROM60を3個のデジタルデータ復調器71, 72, 73に対し共通に設けているため、各デジタルデータ復調器ごとにPN符号ROMを設ける場合に比べてROMの数または容量を減らすことができ、これにより回路構成の小形化およびコストダウンを図ることが可能となる。

【0041】(第3の実施の形態)スペクトル拡散無線通信装置では、通信開始時にPN符号同期を如何に速く確立するかが重要な課題となっている。PN符号の初期捕捉方式としては、一般にサーチ受信機を用いて符号位置を探す方式と、独立に動作する複数のデジタルデータ復調器のうちの一つを選んでスライディング相関法によりPN符号に対する初期同期を確立する方式とがある。

【0042】この実施の形態は、サーチ受信機を用いて符号位置を探す方式にこの発明を適用したものである。すなわち、サーチ受信機は図9に示すごとくPN符号発生器20と、乗算器21と、積分ダンプフィルタ22と、自乗器23とから構成される。PN符号発生器20は、図10に示すごとくPN符号ROM201と、アドレスカウンタ202と、アドレス加算器203とから構成される。PN符号ROM201には周期が 2^{15} に設定されたPN符号が予め記憶されている。アドレスカウンタ202は、チップクロックをカウントすることにより0から $2^{15}-1$ まで変化する基本アドレスを発生する。アドレス加算器203は、上記基本アドレスに図示しない制御部から供給されるPNアドレス相対値を加算し、その加算値をROMアドレスとして上記PN符号ROM201に供給する。

【0043】このような構成において、基地局から送信された信号をサーチする場合には、制御部はまずPN符号発生器20に対しPNアドレス相対値「0」を与える。このため、アドレスカウンタ202から発生された基本アドレスはそのまま読出アドレスとしてPN符号R

OM201に供給され、この結果PN符号ROM201からは上記基本アドレスに応じてPN符号の読み出しが行なわれる。また、このときサーチ受信機では、上記PN符号により逆拡散された受信信号の8シンボル分が積分ダンプフィルタ22で積分され、その積分値つまり上記受信信号とPN符号との相関出力が自乗器23で自乗されて電力値となり制御部に入力される。制御部はこの受信電力値を記憶する。

【0044】制御部は次にPNアドレス相対値を「1」に設定してPN符号発生器20に与える。PN符号発生器20では、基本アドレスに上記PNアドレス相対値「1」を加算したROMアドレスが発生され、このROMアドレスに応じてPN符号ROM201からPN符号が読み出される。また、このときサーチ受信機では、上記PN符号により逆拡散された受信信号の8シンボル分が積分ダンプフィルタ22で積分され、その積分値つまり上記受信信号とPN符号との相関出力が自乗器23で自乗されて電力値となって制御部に入力される。制御部はこの受信電力値を記憶する。

【0045】以下同様に制御部は、PNアドレス相対値を変化させるごとにそのときの受信信号とPN符号との相関出力の電力値を読み込んで記憶する。そして、この記憶した各受信電力値のうち最大のものを選択し、このときのROMアドレスを初期同期情報とする。

【0046】このような構成であれば、発生させるべきPN符号のチップ位相を極めて簡単かつ正確に指定することができ、これにより安定な初期同期動作を行なうことができる。

【0047】（第4の実施の形態）この実施の形態は、スライディング相関法を使用して初期同期を確立する方式にこの発明を適用したものである。

【0048】図11はこの実施の形態に係わるスペクトル拡散無線通信装置のディジタルデータ復調器の構成を示す回路ブロック図である。このディジタルデータ復調器は、データ復調部81と、初期捕捉部82と、クロック追尾部83と、PN符号ROMを使用したPN符号発生部84と、電圧制御発振器（VCO）85とを備えている。

【0049】このうちデータ復調部81は、受信信号を位相補償部811で位相補償したのち、乗算器812でPN符号発生器84から発生されたPN符号と乗算して逆拡散を行ない、その出力信号をアキュムレータ813で積分することにより復調データ成分を再生するように構成されている。

【0050】初期捕捉部82は、スライディング相関法によりPN符号同期の初期捕捉動作を行なうもので、受信信号の所定のシンボル分の積分値を求めるごとにPN符号の発生位相を $1/4 \sim 1$ チップずつずらしていき、所定レベル以上の受信電力レベルが観測された時点で同期捕捉動作をクロック追尾部83に移行させるものであ

る。

【0051】すなわち、受信信号は乗算器821においてPN符号発生器84から発生されたPN符号と乗算されて逆拡散されたのち、その出力信号の所定シンボル分が積分ダンプフィルタ822で積分される。そして、その積分値つまり上記受信信号とPN符号との相関出力は、自乗器823で自乗されることで電力値に変換されてしきい値比較部824に入力され、このしきい値比較部824でしきい値と比較される。モード設定部825は、上記しきい値比較部824においてしきい値以上の受信電力値が検出されるまでの期間は初期捕捉モードに設定して、切替スイッチ826を初期捕捉部82側に設定する。これに対し、しきい値以上の受信電力値が検出されると、モードを初期捕捉モードからクロック追尾部83側に切り替える。

【0052】クロック追尾部83は、PN符号発生器84からPN符号とは別に発生されるPN符号EarlyおよびPN符号Lateを用いて、次のようにクロック追尾動作を行なう。

【0053】すなわち、PN符号発生器84からは、初期捕捉部82に供給しているPN符号に対し位相が $1/2$ チップ進んだPN符号Earlyと、位相が $1/2$ チップ遅れたPN符号Lateが出力される。図12はこれらのPN符号の位相関係を示すものである。受信信号は乗算器831、832でそれぞれ上記PN符号EarlyおよびPN符号Lateと乗算されて逆拡散されたのち、その各出力信号の所定シンボル分が積分ダンプフィルタ833、834でそれぞれ積分される。そして、その各積分値つまり上記受信信号と上記PN符号EarlyおよびPN符号Lateとの相関出力は、それぞれ自乗器835、836で自乗されることにより電力値に変換されたのち加算器837で相互に加算される。そして、その加算出力信号はループフィルタ838で平滑されたのち、クロック位相の可変指示信号として上記切替スイッチ826を介して電圧制御発振器（VCO）85に供給される。

【0054】図13は、上記初期捕捉部82およびクロック追尾部83において得られる信号波形の一例を示すもので、（a）はPN符号発生器84から発生されたPN符号の位相が受信信号のPN符号の位相と一致しているときに初期捕捉部82の自乗器823から出力されるPN符号相関出力の電力値である。これに対し（b）、

（c）は、それぞれPN符号EarlyおよびPN符号Lateの位相が受信信号のPN符号の位相と一致しているときにクロック追尾部83の自乗器835、836から出力されるPN符号相関出力の電力値であり、

（d）はクロック追尾部83の加算器837から出力される相関出力の電力値である。

【0055】このような構成であるから、例えばいまク

ロック追尾部83の加算器837から出力された相関出力の電力値が図13(d)のAの位置にあったとすれば、クロック追尾部83からVCO85へはクロック位相を遅らせるための指示信号が供給される。このため、PN符号発生器84から発生されるPN符号の位相は遅れ方向に変化し、これにより上記加算器837の相関出力レベルはAの位置からBの位置へ移動する。これに対し、加算器837の相関出力の電力値が図13(d)のCの位置にあった場合には、クロック追尾部83からVCO85へはクロック位相を進ませるための指示信号が供給される。このため、PN符号発生器84から発生されるPN符号の位相は進み方向に変化し、これにより上記加算器837の相関出力レベルはCの位置からBの位置へ移動する。

【0056】Bの位置は、図13(a)から明らかなようにデータ復調部81のアクミレータ813から出力される復調データ成分の出力レベルが最大となる位置であり、クロック追尾部83は加算器837の相関出力レベルのピークがこのBの位置に近付くようにVCO85を介してPN符号発生器84のPN符号発生位相を制御する。

【0057】このような構成であれば、受信信号に対するPN符号の同期をより速くかつ正確に確立することができる。また、PN符号発生器84にはPN符号を予め記憶したPN符号ROMを使用しているので、PN符号の位相を簡単かつ正確に制御することができる。

【0058】ここで、このスライディング法を用いた初期捕捉方式による符号同期捕捉時間を計算してみる。いま例えば拡散符号長を 2^{15} 、チップクロック周波数を1.23MHz、シンボルクロック周波数を19.2KHzとし、しきい値比較部824で1シンボルごとにしきい値比較を行ない、VCO85でPN符号の位相を1/2チップずつずらしていくものとする、符号同期捕捉時間の最大値 T_{smax} は、

$$T_{smax} = 2^{15} \times 2 \times 64 / 1.23 \text{ MHz} = 3.4 \text{ 秒}$$

となり、また符号同期捕捉時間の平均値 T_{savl} は、1.7秒となる。

【0059】ちなみに、前記第3の実施の形態において述べたサーチ受信機を用いた初期同期捕捉方式では、PNアドレス相対値をPN符号長である 2^{15} 回変化させる必要がある、上記条件と同様にチップクロック周波数を1.23MHz、シンボルクロック周波数を19.2KHzとすると、8シンボル長サーチを行なうには、 $2^{15} \times 64 \times 8 / 1.23 \text{ MHz} = 13.6 \text{ 秒}$ の野時間が必要となり、スライディング方式に比べると長時間になる。

【0060】(第5の実施の形態) この実施の形態は、PN符号発生器にPN符号ROMを使用していることに着目して上記第4の実施の形態をさらに改良したもの

で、PN符号ROMにおけるPN符号の記憶領域を3分割し、初期捕捉に際し3個のデジタルデータ復調器をいずれも動作させ、これらのデジタルデータ復調器がそれぞれ上記3分割した各記憶領域のPN符号によりスライディング相関を行なうようにしたものである。

【0061】すなわち、PN符号ROMは図14に示すごとく0~10922番地からなる第1の領域と、10923~21845番地からなる第2の領域と、21846~32767($2^{15}-1$)番地からなる第3の領域とに3分割される。

【0062】この実施の形態のスペクトル拡散無線通信装置は、例えば図7に示すように独立動作する3個のデジタルデータ復調器71~73を備え、これらのデジタルデータ復調器71~73は初期捕捉に際してそれぞれ並行して上記PN符号ROM60の各領域をアドレス指定してPN符号を読み出し、このPN符号を用いてスライディング相関を行なう。

【0063】例えば、デジタルデータ復調器71はPN符号ROM60の第1の領域の先頭番地「0」からアドレス指定を行なってそのPN符号によりスライディング相関を行ない、またデジタルデータ復調器71はPN符号ROM60の第2の領域の先頭番地「10923」からアドレス指定を行なってそのPN符号によりスライディング相関を行ない、さらにデジタルデータ復調器71はPN符号ROM60の第3の領域の先頭番地「21846」からアドレス指定を行なってそのPN符号によりスライディング相関を行なう。

【0064】このような構成であるから、3個のデジタルデータ復調器71~73によりPN符号ROM60の3つの異なる領域のPN符号により並行してスライディング相関が行なわれるので、3個のデジタルデータ復調器の中から1個を選択してこの復調器において初期捕捉を行なう場合に比べて、初期捕捉に要する平均的な時間を1/3に短縮することができる。ちなみに、第4の実施の形態において述べた条件の下では、符号同期捕捉時間の最大値 T_{smax} は、

$$T_{smax} = 1.1 \text{ 秒}$$

となる。

【0065】なお、各デジタルデータ復調器71~73がアドレス指定すべきPN符号ROM60の各領域の設定手段としては、ROMアドレス発生器315、325、335内に設けられているアドレスカウンタ62のカウント値を各領域のアドレスに応じてプリセットする方式や、制御部から出力されるPNアドレス相対値を各領域のアドレスに応じてプリセットする方式などが考えられる。

【0066】なお、この発明は上記各実施の形態に限定されるものではない。例えば、前記各実施の形態では、デジタルデータ復調器を3個設けた場合を例にとりて説明したが4個以上設けた場合にこの発明を適用しても

よく、またPN符号を記憶する記憶手段としてはROM以外にE² PROMやRAM、ICカードメモリなどの他の種類の記憶素子を使用してもよい。

【0067】その他、読出アドレス発生手段の構成やアドレス制御手段の制御内容、初期捕捉制御の手順および制御内容、無線通信装置の構成、適用対象となる無線通信システムの種類等についても、この発明の要旨を逸脱しない範囲で種々変形して実施できる。

【0068】

【発明の効果】以上詳述したようにこの発明では、マルチバス無線信号波をバスごとに各々独立して追従し復調する複数のデジタルデータ復調手段を設けるとともに、拡散符号系列の内容を予め記憶した拡散符号記憶手段を設け、この記憶手段から読み出されるPN符号を制御部で監視しながら上記記憶手段をアドレス指定することでPN符号を所望のチップ位相から発生させるようにしている。

【0069】したがってこの発明によれば、複数の復調器に対しそれぞれ追従させるべきバスの指示を適確かつ簡単に与えることができ、これにより簡単な構成でありながら高い受信品質を得ることができるスペクトル拡散無線通信装置を提供することができる。

【図面の簡単な説明】

【図1】この発明の第1の実施の形態に係わるスペクトル拡散無線通信装置の受信系の要部構成を示す回路ブロック図。

【図2】図1に示した装置におけるPN符号発生器の構成を示す回路ブロック図。

【図3】図2に示したPN符号発生器に設けられるPN符号ROMのメモリ空間を示す図。

【図4】マルチバスの一例を示す模式図。

【図5】マルチバスによる無線波の受信状態の一例を示す図。

【図6】図2に示したPN符号発生器の動作説明に用いるタイミング図。

【図7】この発明の第2の実施の形態に係わるスペクトル拡散無線通信装置の受信系の要部構成を示す回路ブロック図。

【図8】図7に示した装置におけるPN符号発生器の構成を示す回路ブロック図。

【図9】この発明の第3の実施の形態に係わるスペクトル拡散無線通信装置におけるサーチ受信機の構成を示す回路ブロック図。

【図10】図9に示したサーチ受信機のPN符号発生器の構成を示す回路ブロック図。

【図11】この発明の第4の実施の形態に係わるスペク

トル拡散無線通信装置におけるデジタルデータ復調器の構成を示す回路ブロック図。

【図12】図11に示したデジタルデータ復調器のPN符号発生器から出力される3種類のPN符号の位相関係を示す図。

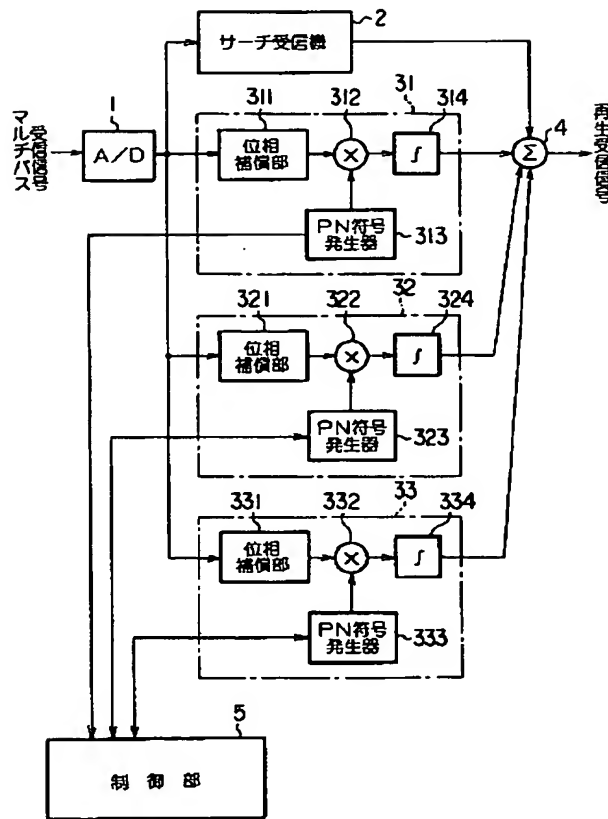
【図13】図11に示したデジタルデータ復調器によるクロック追尾動作を説明するための信号波形図。

【図14】この発明の第4の実施の形態に係わるPN符号ROMのメモリ空間の構成を示す図。

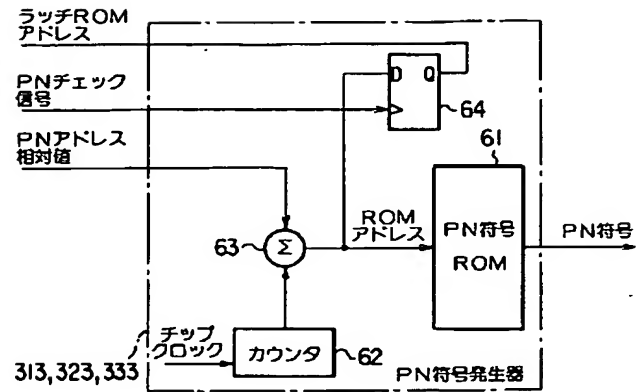
【符号の説明】

- 1…アナログ／デジタル変換器（A/D）
- 2…サーチ受信機
- 31, 32, 33, 71, 72, 73…デジタルデータ復調器
- 4…シンボル合成器
- 5…制御部
- 20…PN符号発生器
- 21…乗算器
- 22…積分ダンプフィルタ
- 23…自乗器
- 60, 61, 201…PN符号ROM
- 62, 202…アドレスカウンタ
- 63, 203…アドレス加算器
- 64…アドレスラッチ回路
- 81…データ復調部
- 82…初期捕捉部
- 83…クロック追尾部
- 84…PN符号発生器
- 85…電圧制御発振器（VCO）
- 201…PM符号ROM
- 311, 321, 331…位相補償部
- 312, 322, 332…乗算器
- 313, 323, 333…PN符号発生器
- 314, 324, 334…アキュムレータ
- 315, 325, 335…ROMアドレス発生器
- 811…位相補償部
- 812, 821, 831, 832…乗算器
- 813…アキュムレータ
- 822, 833, 834…積分ダンプフィルタ
- 823, 835, 836…自乗器
- 824…しきい値比較部
- 825…モード設定部
- 826…切替スイッチ
- 837…加算器
- 838…ループフィルタ

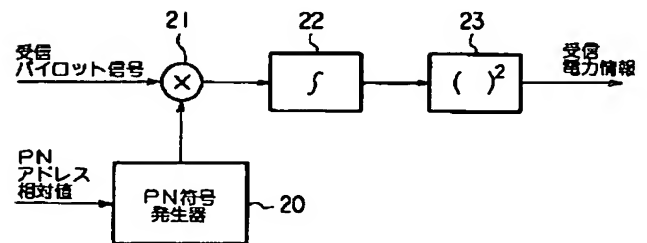
【図1】



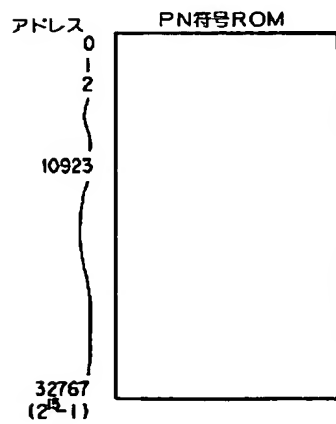
【図2】



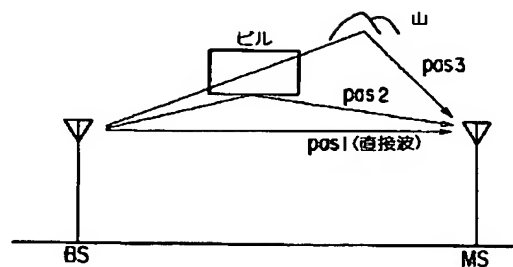
【図9】



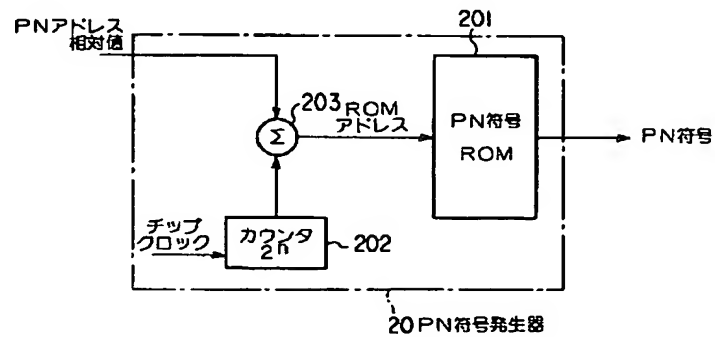
【図3】



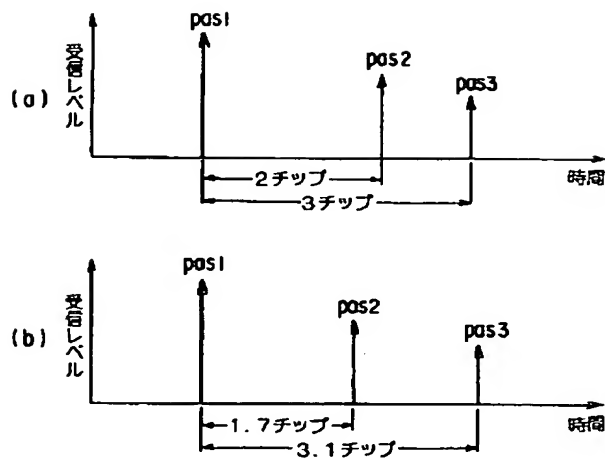
【図4】



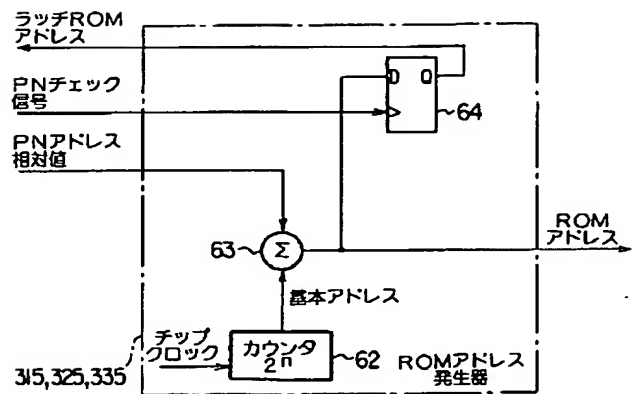
【図10】



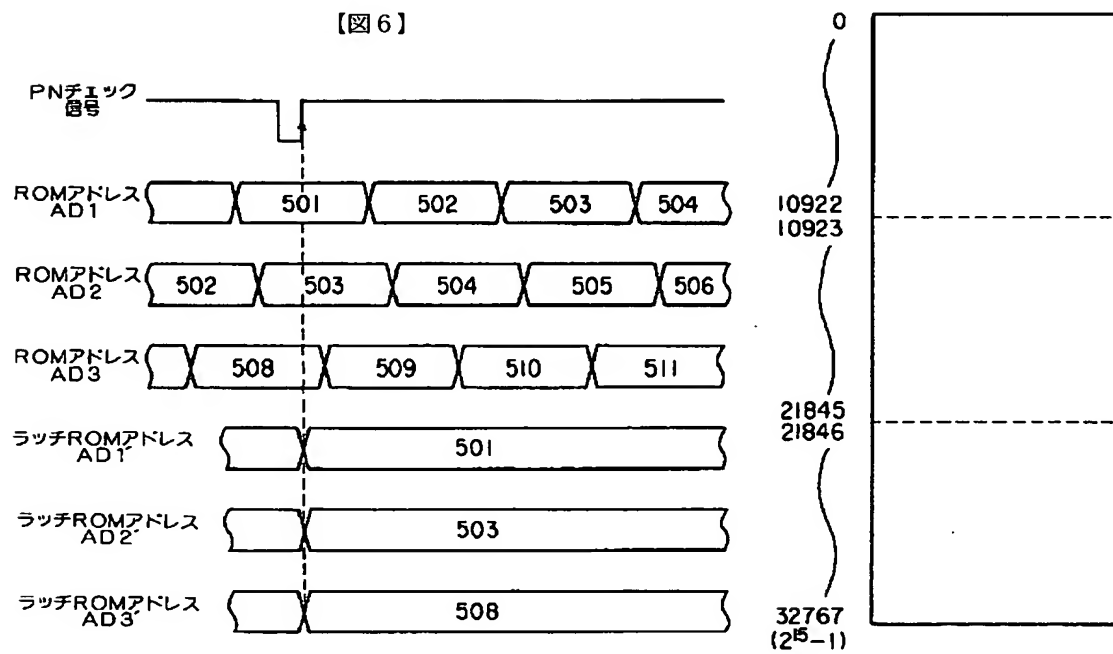
【図5】



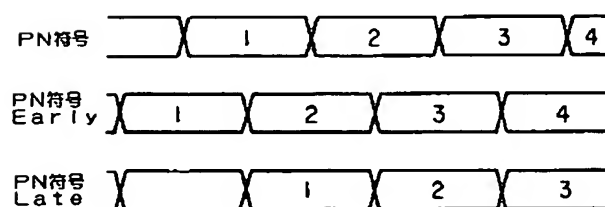
【図8】



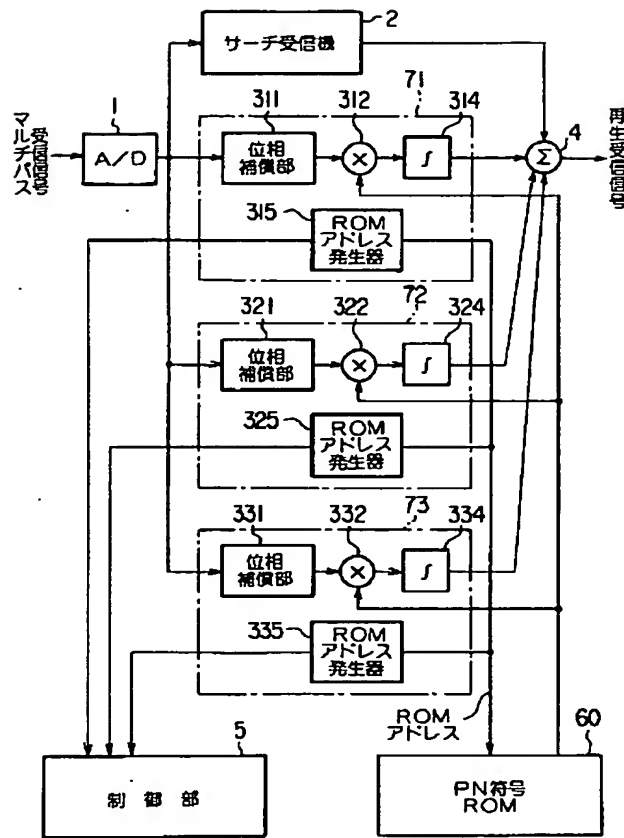
【図14】



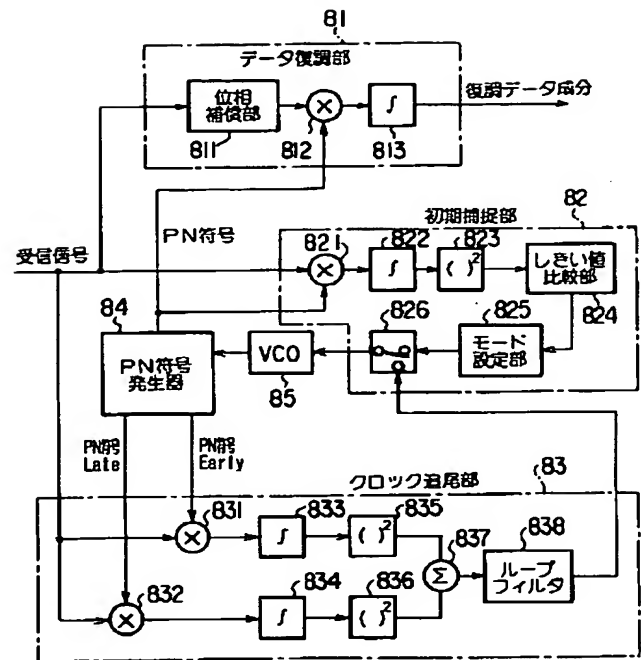
【図12】



【図7】



【図11】



【図13】

